



# PSC 2007

98-F-PQA-534

## بهینه سازی الگوی کلید زنی مدولاسیون پهنای پالس فضای برداری در اینورترهای دو سطحی با توابع هدف مختلف

عباس شولائی

استاد دانشگاه علم و صنعت ایران

محمد رضا عزیزاده پهلوانی

دانشجوی دکتری دانشگاه علم و صنعت ایران

واژه های کلیدی : اینورتر دو سطحی ، تلفات هدایتی ، تلفات سوئیچینگ ، ضریب اعوجاج هارمونیک ، مدولاسیون پهنای پالس فضای برداری

### چکیده:

مقاله مقایسه ای را بین این الگوها به انجام رسانده است. همچنین بهینه ترین الگوی کلید زنی را از نقطه نظر توابع

هدفی مانند ضریب اعوجاج هارمونیک<sup>2</sup> THD ، ضریب اعوجاج<sup>3</sup> DF ، تلفات هدایتی ، تلفات کلید زنی ، و درصد مولفه های هارمونیک نسبت به مولفه اصلی را معرفی می نماید. پیاده سازی بهینه ترین الگو کلید زنی جهت تغذیه یک بار سه فاز و مشاهده اثر تغییرات ولتاژ خازن و فرکانس کلید زنی از زمینه های تحقیقاتی دیگر این مقاله است.

اینورترها می توانند از یک ولتاژ DC ثابت یا متغیر، ولتاژهای AC تکفاز و سه فاز تولید نمایند. روشهای گوناگونی برای کنترل ولتاژ خروجی وجود دارد که هر کدام هارمونیکهایی را در ولتاژ خروجی پدید می آورند. روش مدولاسیون پهنای پالس فضای برداری<sup>1</sup> SVPWM در کاهش هارمونیکهای مرتبه پائین نسبت به انواع دیگر مدولاسیون از قبیل مدولاسیون پهنای پالس دوزنقه ای، سینوسی، سینوسی تعدیل شده، پله ای، گام به گام، تزریق هارمونیک، دلتا و جابجائی فاز موثرتر است. الگوهای کلید زنی عناصر قدرت در مدولاسیون پهنای پالس فضای برداری در هر دوره تناوب سوئیچینگ و هر سکتور فضائی می توانند نسبت به هم از مزایا و معایب ویژه ای برخوردار باشند. این

<sup>2</sup> Total Harmonic Distortion

<sup>3</sup> Distortion Factor

<sup>1</sup> Space Vector Pulse Width Modulation

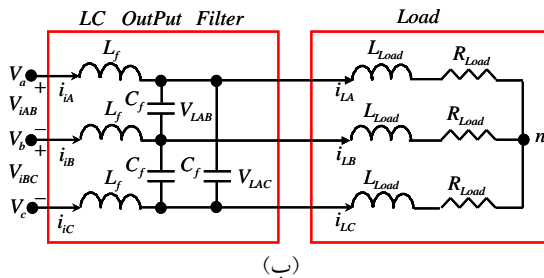
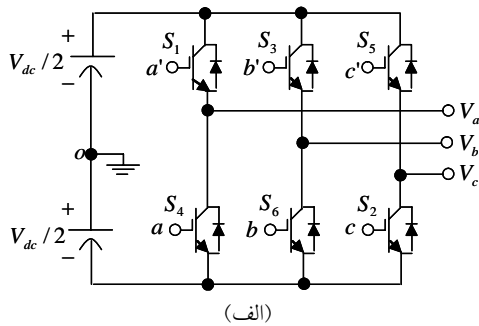
هارمونیکهای مراتب بالا (هارمونیکهای مراتب پائین توسط مدولاسیون پهنای پالس فضای برداری حذف می شوند) تعبیه شده است. همانگونه که از شکل (۱) الف، مشاهده می شود داریم:

$$V_{io} = (2sw_i - 1)(V_{dc}/2) \quad i = a, b, c \quad (1)$$

وقتی کلید بالائی ساق  $i$  وصل باشد،  $sw_i$  برابر یک و وقتی کلید پائینی ساق  $i$  وصل می گردد،  $sw_i$  برابر صفر است. شایان ذکر است که از وصل همزمان دو کلید یک ساق بمنظور جلوگیری از اتصال کوتاه شدن خازن، پرهیز می شود. از طرف دیگر با فرض متعادل و متقارن بودن ولتاژ خروجی اینورتر داریم:

$$V_{in} = V_{io} - V_{no} \quad (2)$$

$$V_{an} + V_{bn} + V_{cn} = 0 \quad (3)$$



شکل (۱) الف: اینورتر سه فاز دو سطحی ب: بار و فیلتر LC

با جایگذاری رابطه (۲) در (۳) داریم:

$$V_{no} = (V_{ao} + V_{bo} + V_{co})/3 \quad (4)$$

با جایگذاری روابط (۱) و (۴) در رابطه (۲) داریم:

$$\begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} = \frac{V_{dc}}{2} \begin{bmatrix} 2/3 & -1/3 & -1/3 \\ -1/3 & 2/3 & -1/3 \\ -1/3 & -1/3 & 2/3 \end{bmatrix} \begin{bmatrix} 2sw_a - 1 \\ 2sw_b - 1 \\ 2sw_c - 1 \end{bmatrix} \quad (5)$$

با استفاده از تبدیل پارک در مبنا ثابت ( $\omega t = 0$ ) داریم:

اینورتر ولتاژ ورودی DC را به ولتاژ خروجی AC با دامنه و فرکانس دلخواه تبدیل می نماید. قابلیت تغییر دامنه و فرکانس ولتاژ خروجی با اعوجاج کم، از ویژگیهای بارز اینورتر می باشد. ولتاژ خروجی متغیر با تغییر ولتاژ DC ورودی یا تغییر بهره اینورتر بدست می آید. تغییر بهره اینورتر (نسبت ولتاژ AC خروجی به ولتاژ DC ورودی) عموماً با روش مدولاسیون پهنای پالس<sup>۱</sup> PWM، صورت می گیرد. مدولاسیون پهنای پالس فضای برداری از میان روشهای مدولاسیون پهنای پالس، در کاهش ضریب اعوجاج هارمونیک ولتاژ خروجی مفیدتر است. معمولاً بعلت محدودیتهای ولتاژی و جریانی ادوات الکترونیک قدرت از اینورترهای چند سطحی جهت جبران این محدودیتهای استفاده می شود. از محاسن افزایش تعداد سطوح اینورترها می توان به، کاهش ولتاژ دو سر کلیدها، کاهش ضریب اعوجاج هارمونیک، کاهش تلفات کلید زنی و کاهش ضربان جریان خروجی اشاره نمود. پیچیدگی کنترل پذیری، افزایش تعداد دیودها و عدم توازن ولتاژ خازنها در هنگام شارژ و دشارژ از معایب افزایش تعداد سطوح اینورترها می باشد [۱]-[۵]. در این تحقیق نشان داده می شود که الگوهای کلیدزنی متفاوت مدولاسیون پهنای پالس فضای برداری (در هر دوره تناوب سوئیچینگ و هر سکتور فضائی) میتواند ولتاژ خروجی را از نقطه نظر توابع هدف فوق الذکر بهینه سازی نماید. لذا در این تحقیق بهینه سازی توابع هدف (بدون نیاز به افزایش تعداد سطوح ولتاژ و رفع معایب آن) از بهینه سازی الگوی کلید زنی در اینورتر دو سطحی استفاده می نماید.

## ۲- مدولاسیون پهنای پالس فضای برداری

در شکل (۱) شمای اینورتر دو سطحی مطالعه شده در این تحقیق نمایش داده شده است. این اینورتر یک موتور القائی سه فاز را تغذیه می نماید. فیلتر بین اینورتر و بار جهت حذف

<sup>1</sup> Pulse Width Modulation

بیست و دومین کنفرانس بین المللی برق

$$\int_0^{T_s} \vec{V}_{ref} dt = \int_0^{T_1} \vec{V}_1 dt + \int_{T_1}^{T_1+T_2} \vec{V}_2 dt + \int_{T_1+T_2}^{T_s} \vec{V}_0 dt \quad (9)$$

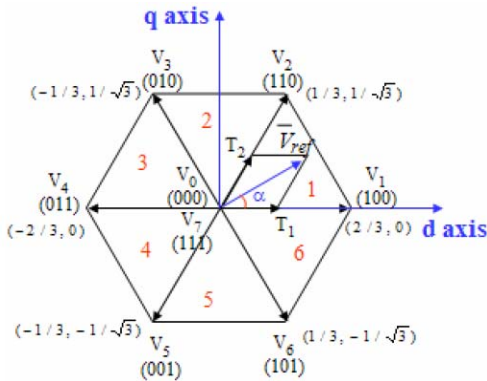
$$T_s \vec{V}_{ref} = T_1 \vec{V}_1 + T_2 \vec{V}_2 \quad (10)$$

با استفاده از تساوی مثلثها در شکل (۴) و ساده سازی محاسبات ریاضی در هر سکتور داریم:

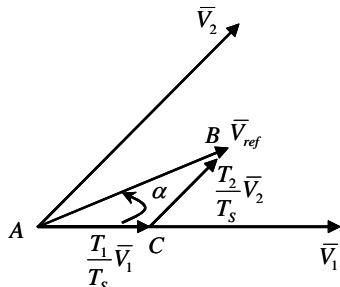
$$T_1 = \sqrt{3} T_s |\vec{V}_{ref}| \sin\left(\frac{n\pi}{3} - \alpha\right) / V_{dc} \quad (11)$$

$$T_2 = \sqrt{3} T_s |\vec{V}_{ref}| \sin\left(\alpha - \frac{n-1}{3} \pi\right) / V_{dc} \quad (12)$$

$$M = |\vec{V}_{ref}| / \left(\frac{2}{3} V_{dc}\right), T_0 = T_s - T_2 - T_1 \quad (13)$$



شکل (۳) فضای برداری اینورتر دو سطحی



شکل (۴) مثلث ABC تعیین کننده زمان فعالیت بردارها

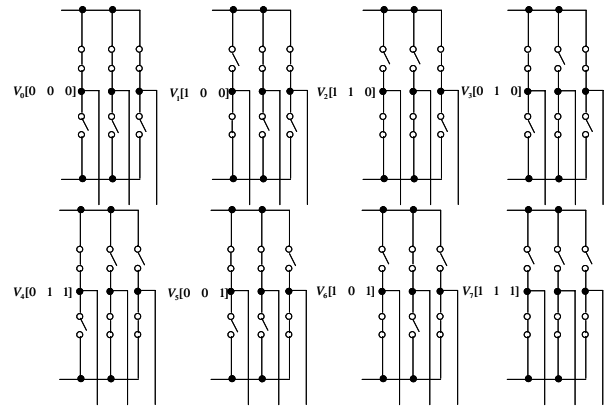
در روابط فوق M بهره اینورتر یا شاخص مدولاسیون،  $T_s$  دوره تناوب نمونه برداری یا سوئیچینگ و  $f$  فرکانس ولتاژ AC خروجی نامیده می شود. شایان ذکر است در هر لحظه زمانی از مقدار  $\omega t = 2\pi f t = \alpha$  میتوان شماره سکتور فضائی آن لحظه را تعیین نمود. در روابط فوق شماره سکتور فضائی هر لحظه با  $n=1, \dots, 6$  نمایش داده شده است.

$$\vec{V}_{ref} = V_d + jV_q = \frac{2}{3} (V_{an} + aV_{bn} + a^2V_{cn}) \quad (6)$$

$$a = e^{j2\pi/3} \quad (7)$$

$$\vec{V}_{ref} = \frac{2}{3} V_{dc} (sw_a + asw_b + a^2sw_c) \quad (8)$$

با توجه به حالتی مختلف کلید زنی که در شکل (۲) و جدول (۱) نمایش داده شده است، رابطه (۸) میتواند هشت بردار فضائی مطابق شکل (۳) ایجاد نماید. از شکل (۱) مشاهده می شود که دو بردار  $V_7, V_0$  باعث اتصال کوتاه شدن بار می گردند و در واقع بردار ولتاژی با طول صفر در خروجی ایجاد می نمایند. بنابراین شش سکتور فضائی ایجاد شده، فضای بردار چرخان خروجی  $\vec{V}_{ref}$  را به شش قسمت مساوی تقسیم می کنند.



شکل (۲) حالتی مختلف کلید زنی

جدول (۱) حالتی هشتگانه کلید زنی اینورتر دو سطحی

Voltage Vectors	Switching Vectors			Line To Neutral Voltage			Line To Line Voltage		
	a	b	c	Van	Vbn	Vcn	Vab	Vbc	Vba
V0	0	0	0	0	0	0	0	0	0
V1	1	0	0	2/3	-1/3	-1/3	1	0	-1
V2	1	1	0	1/3	1/3	-2/3	0	1	-1
V3	0	1	0	-1/3	2/3	-1/3	-1	1	0
V4	0	1	1	-2/3	1/3	1/3	-1	0	1
V5	0	0	1	-1/3	-1/3	2/3	0	-1	1
V6	1	0	1	1/3	-2/3	1/3	1	-1	0
V7	1	1	1	0	0	0	0	0	0

بطور مثال اگر بخواهیم متوسط ولتاژ خروجی را در سکتور اول، مطابق شکل (۳)، از بردارهای  $V_2, V_1, V_0$  محاسبه نمایم داریم:

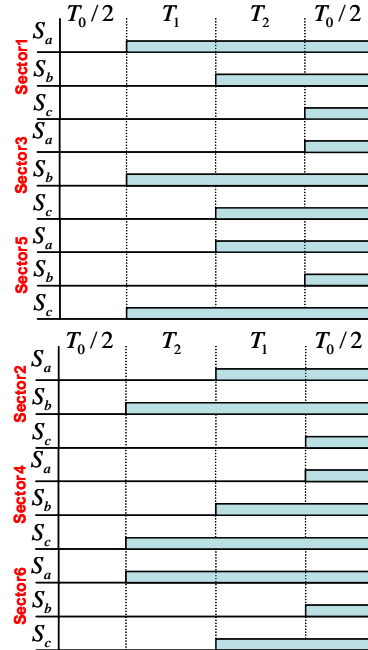
بیست و دومین کنفرانس بین المللی برق

۳- الگوهای کلیدزنی تحقیق شده

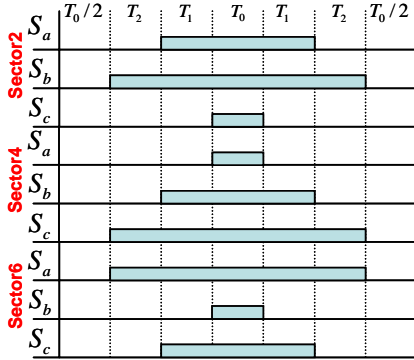
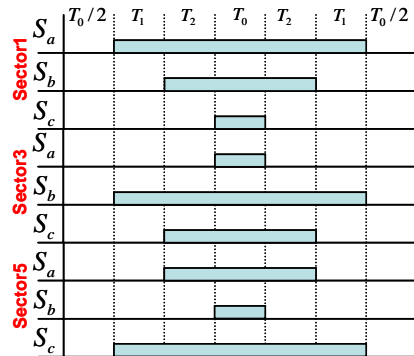
الگوهای کلیدزنی متفاوتی با توجه به اینکه بردار چرخان خروجی  $\vec{V}_{ref}$  در هر سکتور را میتوان از نزدیکترین بردارهای فضائی ایجاد نمود بدست می آید. مدت زمان فعالیت بردارهای صفر  $T_0$ ، را می توان به نسبتهای گوناگونی بین  $V_7, V_0$  توزیع نمود. معمولاً بمنظور حداقل نمودن تلفات سوئیچینگ این توزیع بگونه ای صورت می گیرد که بیش از یک تغییر وضعیت در هر لحظه زمانی یک سکتور اتفاق نیفتد. پنج نوع الگوی کلید زنی مدولاسیون پهنای پالس فضای برداری مطالعه شده در این تحقیق

در جدولهای (۲) الی (۶) نمایش داده شده است .

جدول (۲) الگوی کلید زنی در SVPWM1

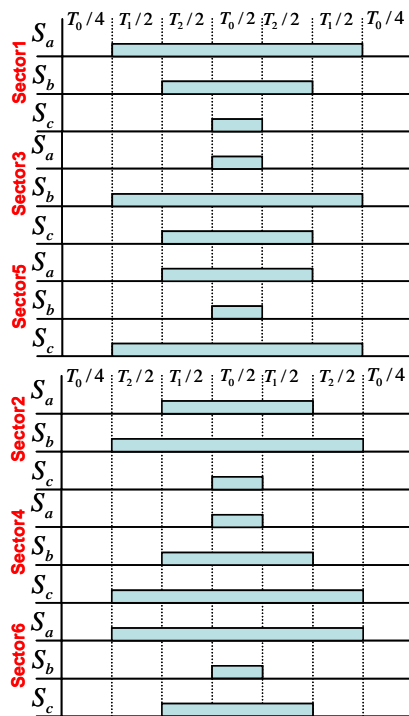


جدول (۳) الگوی کلید زنی در SVPWM2

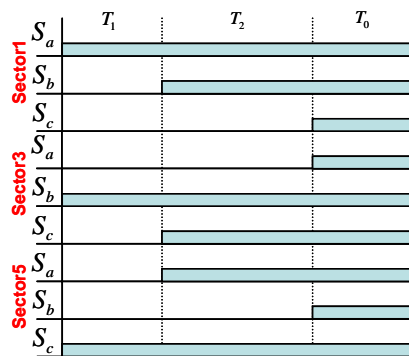


همانگونه که از جداول مشاهده می شود در هر لحظه زمانی یک سکتور بیش از یک تغییر وضعیت صورت نگرفته است.

جدول (۴) الگوی کلید زنی در SVPWM3



جدول (۵) الگوی کلید زنی در SVPWM4



بیست و دومین کنفرانس بین المللی برق

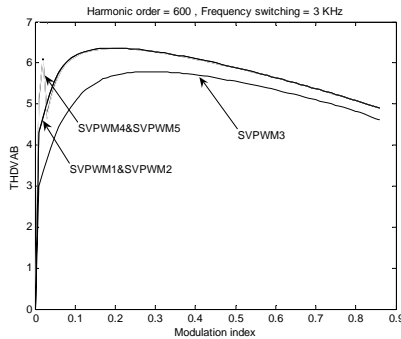
(۱)، THD و تلفات هدایتی کلید a (با فرض مقاومت هدایتی یک اهم برای کلید و کلید زنی نرم) نوشته شد. پارامترهای سیستم در شبیه سازی فوق عبارتند از:

$$L_f = 800\mu H, L_{load} = 2mH, R_{load} = 5\Omega, M = 0.86$$

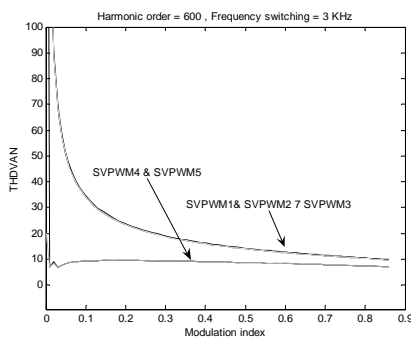
$$IGBT: SEMIKRON SKM 50GB123D$$

$$V_{dc} = 400v, f = 50Hz, f_s = 3KHz, C_f = 400\mu F \quad (14)$$

نتایج شبیه سازیهای فوق در مورد اثر تغییرات شاخص مدولاسیون بر THD و DF و ولتاژهای خط و فاز، تلفات هدایتی و درصد مولفه های هارمونیک در شکل های (۵) الی (۱۸) نمایش داده شده است. از اشکال (۵) و (۶) مشاهده میشود که کمترین THD ولتاژهای خط مربوط به SVPWM3 و کمترین THD ولتاژهای فاز مربوط به SVPWM4 و SVPWM5 است.

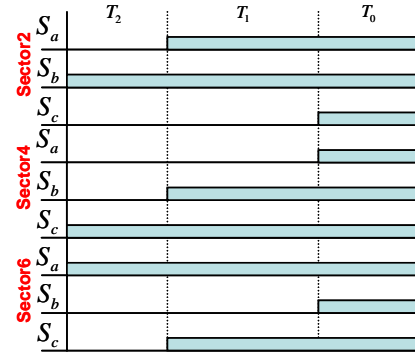


شکل (۵) اثر تغییرات شاخص مدولاسیون بر THD ولتاژ خط



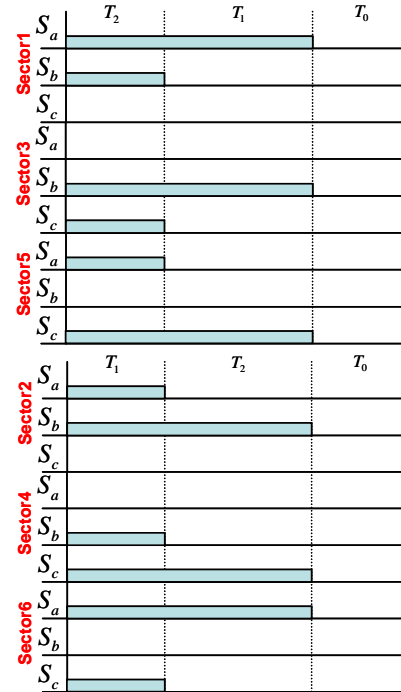
شکل (۶) اثر تغییرات شاخص مدولاسیون بر THD ولتاژ فاز

از اشکال (۷) و (۸) مشاهده میشود که تلفات هدایتی در SVPWM4 کاهش یافته و در SVPWM5 افزایش یافته و در SVPWM3 ، SVPWM1 و SVPWM2 تقریباً ثابت می باشد. از اشکال (۹) تا (۱۴) مشاهده میشود که در SVPWM2 مولفه های هارمونیک ولتاژ خط و فاز در مرتبه فرکانسی پائین تری نسبت به سایر



در این تحقیق از مطالعه حالتی که سبب افزایش تلفات سوئیچینگ می گردند یا حالتی که سبب جایگشتی در کلیدها می شوند، صرف نظر شده است. شایان ذکر است که مدت زمان فعالیت بردار قبل از  $\bar{V}_{ref}$  در هر سکتور برابر  $T_1$  و مدت زمان فعالیت بردار بعد از  $\bar{V}_{ref}$  برابر  $T_2$  می باشد که از روابط (۱۱) و (۱۲) محاسبه می گردند.

جدول (۶) الگوی کلید زنی در SVPWM5

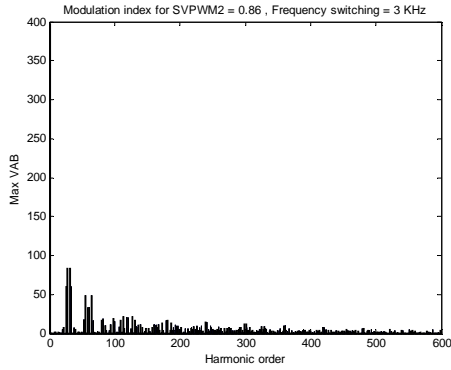


۴- نتایج شبیه سازی

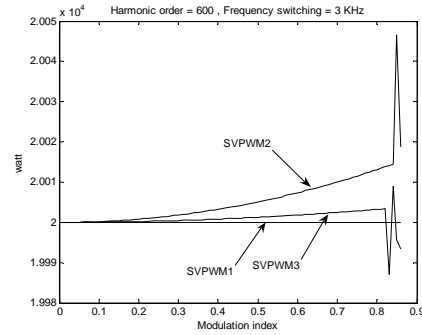
در محیط شبیه ساز نرم افزار مطلب پنج نوع مدولاسیون پهنای پالس فضای برداری فوق پیاده سازی گردید. همچنین برنامه ای در محیط M فایل توصیف معادلات حالت سیستم شکل

بیست و دومین کنفرانس بین المللی برق

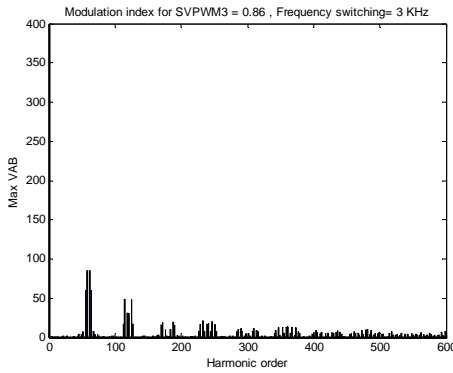
SVPWM ها رخ می دهند. بنابراین سائز اندوکتانس فیلتر،  $L_f$  در SVPWM2 بزرگتر می باشد .



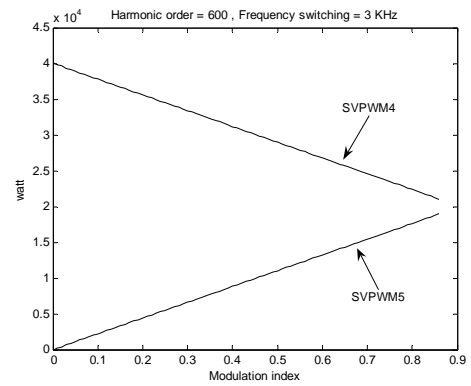
شکل (۱۰) مولفه های هارمونیک ولتاژ خط با  $M=0.86$



شکل (۷) اثر تغییرات شاخص مدولاسیون بر تلفات هدایتی

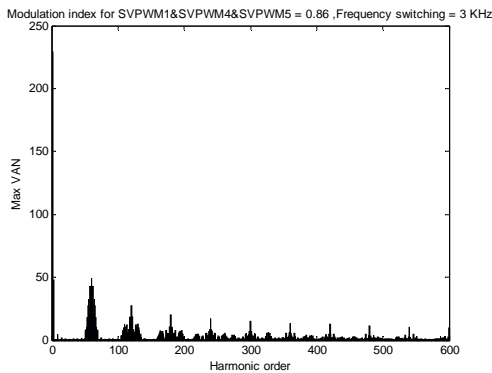


شکل (۱۱) مولفه های هارمونیک ولتاژ خط با  $M=0.86$

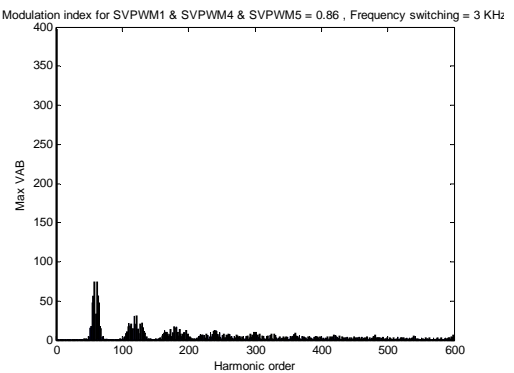


شکل (۸) اثر تغییرات شاخص مدولاسیون بر تلفات هدایتی

با توجه به جداول (۲) الی (۶) نسبت تلفات سوئیچینگ با فرض یکسان بودن فرکانس کلید زنی،  $f_s$  در SVPWM ها بر اساس جدول (۷) بدست می آید.

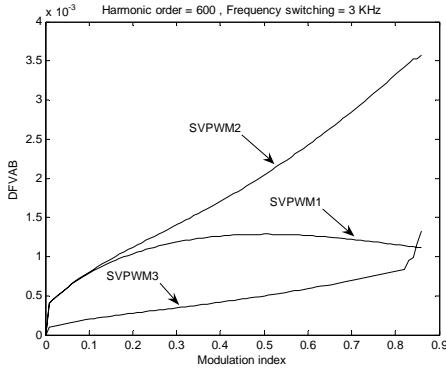


شکل (۱۲) مولفه های هارمونیک ولتاژ فاز با  $M=0.86$

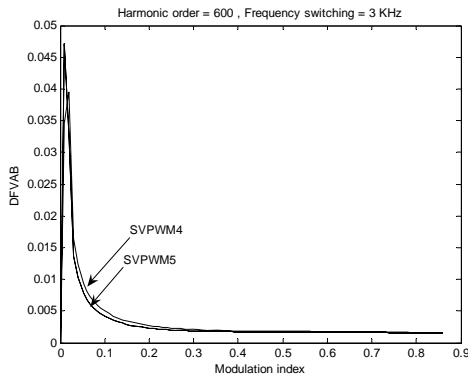


شکل (۹) مولفه های هارمونیک ولتاژ خط با  $M=0.86$

بیست و دومین کنفرانس بین المللی برق

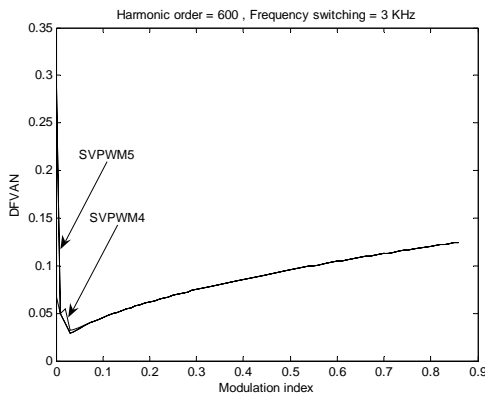


شکل (۱۵) اثر تغییرات شاخص مدولاسیون بر DF ولتاژ خط

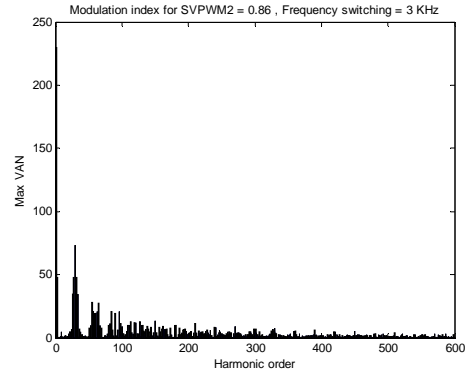


شکل (۱۶) اثر تغییرات شاخص مدولاسیون بر DF ولتاژ خط

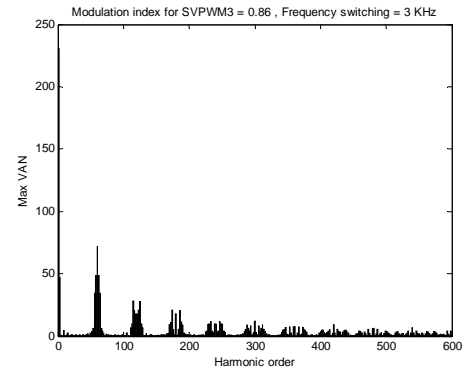
بنابراین با توجه به آنچه که تا کنون ذکر گردید میتوان ، SVPWM3 را بعنوان بهینه ترین الگوی کلید زنی شکل (۱) انتخاب نمود. به همین دلیل تمرکز این مقاله در ادامه بر روی الگو کلیدزنی SVPWM3 صورت گرفته است. از اشکال (۱۹) الی (۲۳) مشاهده می شود که افزایش فرکانس کلید زنی در صورت تهیه ادوات الکترونیک قدرت فرکانس بالا ، باعث کاهش بیشتر اندازه  $L_f$  می شود.



شکل (۱۷) اثر تغییرات شاخص مدولاسیون بر DF ولتاژ فاز



شکل (۱۳) مولفه های هارمونیکی ولتاژ فاز با  $M=0.86$



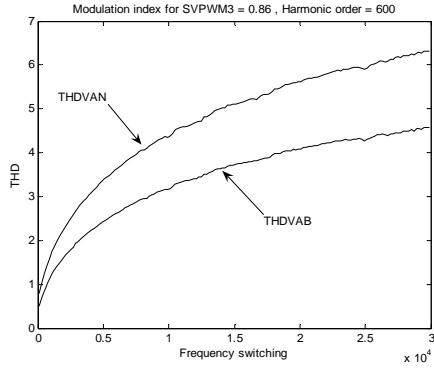
شکل (۱۴) مولفه های هارمونیکی ولتاژ فاز با  $M=0.86$

جدول (۷) نسبت تلفات کلید زنی در SVPWM ها

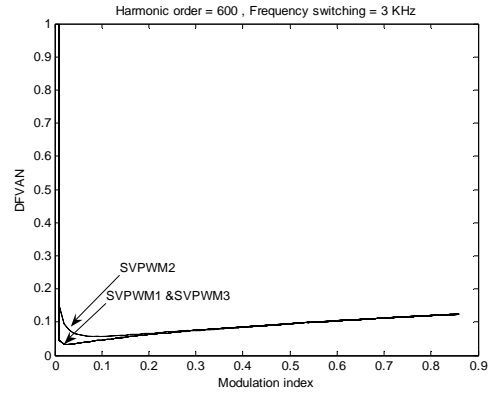
SVPWM1	SVPWM2	SVPWM3	SVPWM4	SVPWM5
۱	۰/۵	۱	۰/۶۷	۰/۶۷

از این جدول مشاهده میشود که کمترین تلفات سوئیچینگ در SVPWM2 حادث می گردد. در عمل معمولاً با تکنیکهای کلید زنی نرم این تلفات نیز به همین نسبت کاهش می یابد، لذا این پارامتر بعنوان پارامتر شاخص در ارزیابی پنج نوع الگوی کلید زنی فوق در مقایسه با سایر پارامترها کمتر مورد توجه قرار می گیرد. از سوی دیگر تعداد مولفه های هارمونیکی ولتاژ خط و فاز در SVPWM3 نسبت به سایر SVPWM ها کمتر است ، بنابراین تلفات اعوجاجی نیز در آن کمتر می باشد. بعبارت دیگر می توان فرکانس کلید زنی در این الگو را تا ۵۰ درصد الگوهای کلیدزنی دیگر کاهش داد. از اشکال (۱۵) الی (۱۸) مشاهده می شود که کمترین DF ولتاژهای خط مربوط به SVPWM3 و کمترین DF ولتاژهای فاز مربوط به SVPWM4 و SVPWM5 است.

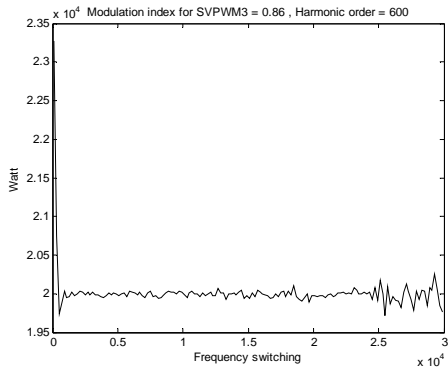
بیست و دومین کنفرانس بین المللی برق



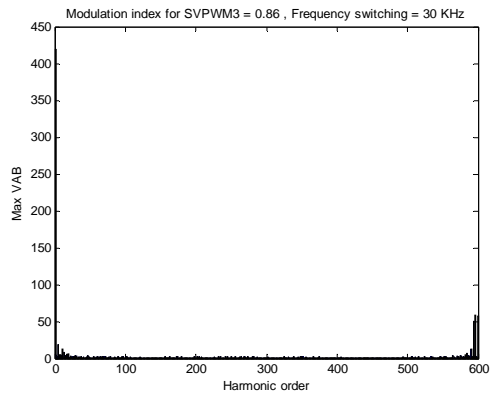
شکل (۲۱) اثر تغییرات فرکانس کلید زنی بر THD ولتاژ خط و فاز



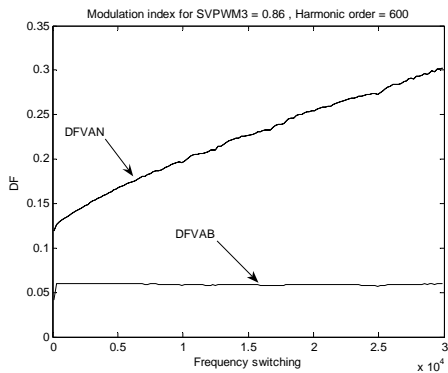
شکل (۱۸) اثر تغییرات شاخص مدولاسیون بر DF ولتاژ فاز



شکل (۲۲) اثر تغییرات فرکانس کلید زنی بر تلفات هدایتی



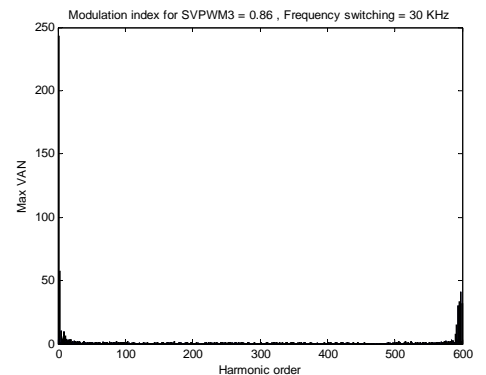
شکل (۱۹) اثر فرکانس کلید زنی بر مولفه های هارمونیک ولتاژ خط



شکل (۲۳) اثر تغییرات فرکانس کلید زنی بر DF ولتاژ خط و فاز

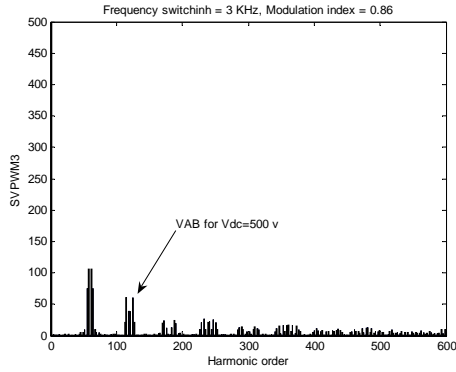
همچنین همانگونه که انتظار داریم افزایش فرکانس کلید زنی باعث افزایش THD ولتاژ خط و فاز، افزایش DF ولتاژ فاز و افزایش تلفات کلید زنی می شود و از سوی دیگر رفتار DF ولتاژ خط و تلفات هدایتی تقریباً مستقل از فرکانس کلید زنی می باشند.

از اشکال (۲۴) الی (۲۸) کاملاً مشهود است که مطابق آنچه که انتظار داشتیم افزایش ولتاژ خازن باعث افزایش THD ولتاژ خط و فاز، افزایش تلفات هدایتی، افزایش DF ولتاژ فاز و افزایش درصد مولفه های هارمونیک ولتاژ خط و فاز می گردد. همچنین افزایش ولتاژ خازن تقریباً بر DF ولتاژ خط بی تاثیر است.

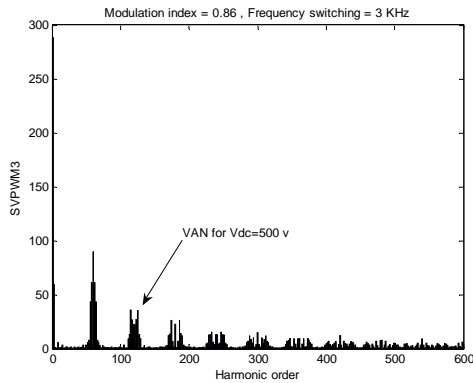


شکل (۲۰) اثر فرکانس کلید زنی بر مولفه های هارمونیک ولتاژ فاز

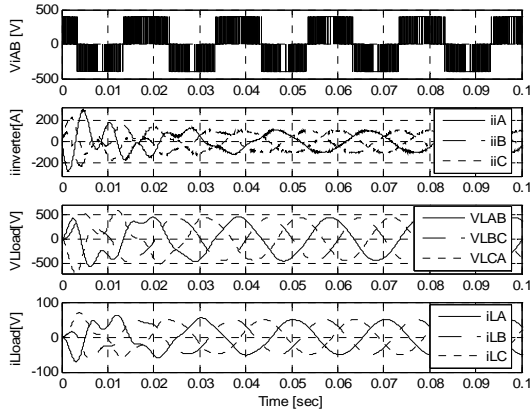




شکل (۲۷) اثر افزایش ولتاژ خازن بر مولفه های هارمونیک ولتاژ خط



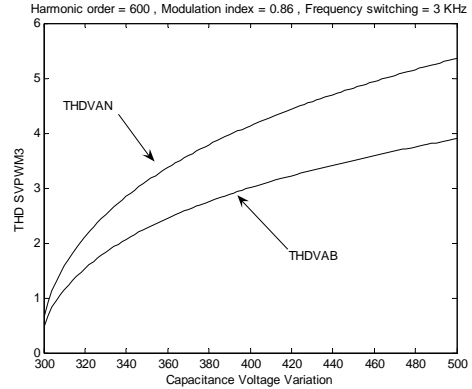
شکل (۲۸) اثر افزایش ولتاژ خازن بر مولفه های هارمونیک ولتاژ فاز



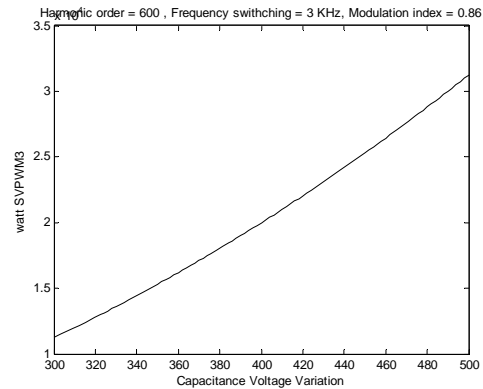
شکل (۲۹) شکل موجهای ولتاژ و جریان اینورتر و بار

### ۵- نتیجه گیری

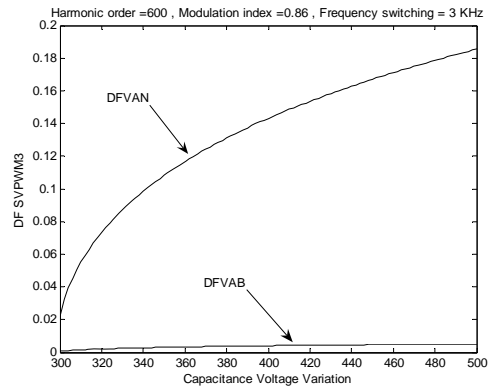
بهینه سازی الگوی کلیدزنی مدولاسیون فضای برداری عرض پالس بمنظور اجتناب از مشکلات ایجاد شده در اثر استفاده از اینورترهای چند سطحی، ضروری بنظر می رسد. SVPWM3 به دلایل زیر مناسبترین الگو معرفی گردید.



شکل (۲۴) اثر تغییرات ولتاژ خازن بر THD ولتاژ خط و فاز



شکل (۲۵) اثر تغییرات ولتاژ خازن بر تلفات هدایتی



شکل (۲۶) اثر تغییرات ولتاژ خازن بر DF ولتاژ خط و فاز

از شکل (۲۹) مشاهده می شود که ولتاژ و جریان دو سر بار بعد از گذشت تقریباً ۳۰ میلی ثانیه کاملاً سینوسی می شود.

[5] Alexis Kwasinski, "Time Domain Comparison of Pulse-Width Modulation Schemes" IEEE Power Electronics Letters, Vol. 1, NO. 3, September 2003

- (۱) تولید کمترین THD در ولتاژ خط
  - (۲) تولید کمترین تعداد مولفه هارمونیک در ولتاژ خط و فاز و مصرف کمترین توان تلفاتی اعوجاجی
  - (۳) کاهش سایز  $L_f$  فیلتر بدلیل افزایش مرتبه LOH
  - (۴) استقلال تلفات هدایتی از شاخص مدولاسیون
  - (۵) استقلال تلفات هدایتی از فرکانس کلید زنی
  - (۶) تولید کمترین DF در ولتاژ خط
  - (۷) استقلال DF ولتاژ خط از فرکانس کلید زنی
  - (۸) زمان گذرا سینوسی نمودن ولتاژ و جریان بار در حدود یک سیکل
  - (۹) استقلال DF و درصد مولفه های هارمونیک از تغییرات ۲۵ درصدی ولتاژ خازن
  - (۱۰) وابستگی کم THD به هارمونیکهای مرتبه بالا در مقادیر بالای شاخص مدولاسیون نسبت به سایر الگوهای کلید زنی .
- شایان ذکر است این رویکرد جهت شناسائی بهینه ترین الگوی کلید زنی در اینورترهای چند سطحی نیز قابل پیاده سازی است و حتی می توان برخی از مشکلات آنها را از این روش مرتفع نمود.

## مراجع

- [1] P. Purkait and R. S. Sriramakavacham "A New Generalized Space Vector Modulation Algorithm for Neutral-point-clamped Multilevel Converters" Progress In Electromagnetic Research Symposium 2006, Cambridge, USA, March 26-29
- [2] L. G. Franquelo "Simple and Advanced Three dimensional Space Vector Modulation Algorithm for Four-Leg Multilevel onverters Topology" The 30th Annual Conference of the IEEE Industrial Electronics Society, November 2 - 6, 2004, Busan, Korea
- [3] Keliang Zhou and Danwei Wang "Relationship Between Space-Vector Modulation and Three-Phase Carrier-Based PWM A Comprehensive Analysis" IEEE Transactions On Industrial Electronics, Vol. 49, NO. 1, February 2002
- [4] Maria de los Angeles Martin Prats "New space vector odulation algorithms" HAIT Journal of Science and Engineering B, Volume 2, Issues 5-6, pp. 690-714 Copyright 2005